

IN THE U.S. PATENT AND TRADEMARK OFFICE

#3  
15 Apr 02  
P. Tallis

J1046 U.S. PTO  
10/029145



Applicant(s): KIM, Jong Il et al.

Application No.:

Group:

Filed: December 28, 2001

Examiner:

For: LIQUID CRYSTAL DISPLAY DEVICE AND METHOD OF MANUFACTURING  
THE SAME

L E T T E R

Assistant Commissioner for Patents  
Box Patent Application  
Washington, D.C. 20231

December 28, 2001  
0465-0882P-SP

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55(a), the applicant hereby claims the right of priority based on the following application(s):

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
REPUBLIC OF KOREA	2000-0084088	12/28/00

A certified copy of the above-noted application(s) is(are) attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to deposit Account No. 02-2448 for any additional fees required under 37 C.F.R. 1.16 or under 37 C.F.R. 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By: 

JOSEPH A. KOLASCH  
Reg. No. 22,463  
P. O. Box 747

Falls Church, Virginia 22040-0747

Attachment  
(703) 205-8000  
/cqc

BS KB 703-2058000  
KIM et al.  
0465-0882P  
December 28, 2001  
1071

대한민국 특허청

KOREAN INTELLECTUAL  
PROPERTY OFFICE

J1046 U.S. PTO  
10/029145  
12/28/01

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 특허출원 2000년 제 84088 호  
Application Number PATENT-2000-0084088

출원년월일 : 2000년 12월 28일  
Date of Application DEC 28, 2000

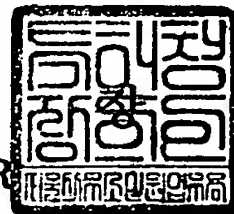
출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



2001 년 07 월 30 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0023
【제출일자】	2000.12.28
【국제특허분류】	G02F
【발명의 명칭】	액정표시장치의 제조방법
【발명의 영문명칭】	Method of Manufacturing of Liquid Crystal Display
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	김용인
【대리인코드】	9-1998-000022-1
【포괄위임등록번호】	1999-054732-1
【대리인】	
【성명】	심창섭
【대리인코드】	9-1998-000279-9
【포괄위임등록번호】	1999-054731-4
【발명자】	
【성명의 국문표기】	권오남
【성명의 영문표기】	KWON, Oh Nam
【주민등록번호】	680603-1411215
【우편번호】	437-815
【주소】	경기도 의왕시 삼동 282-2 미주아파트 101-401
【국적】	KR
【발명자】	
【성명의 국문표기】	김종일
【성명의 영문표기】	KIM, Jong Il
【주민등록번호】	650327-1109626
【우편번호】	143-180
【주소】	서울특별시 광진구 능동 242-29
【국적】	KR

## 【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대  
리인 김용

인 (인) 대리인

심창섭 (인)

## 【수수료】

【기본출원료】 16 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 29,000 원

## 【첨부서류】

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 투명전도막과 패드부(게이트, 데이터)의 접촉불량을 방지함으로써 생산 수율을 향상시킬 수 있는 액정표시장치 제조방법에 관한 것으로서, 본 발명의 액정표시장치 제조방법은 박막트랜지스터의 드레인 전극 그리고 게이트 패드 및 데이터 패드에 연결되는 투명도전성 물질을 포함하는 액정표시장치의 제조에 있어서, 상기 도전성물질이 비정질 투명전도막으로 이루어진 것을 특징으로 한다.

**【대표도】**

도 1

**【색인어】**

화소전극, 비정질 투명전도막

## 【명세서】

## 【발명의 명칭】

액정표시장치의 제조방법{Method of Manufacturing of Liquid Crystal Display}

## 【도면의 간단한 설명】

도 1은 종래기술에 따른 액정표시장치의 단면도

도 2a 내지 2d는 본 발명에 따른 액정표시장치의 제조방법을 설명하기 위한 공정단면도

도 3a 내지 3d는 본 발명에 따른 액정표시장치의 제조방법을 설명하기 위한 공정단면도

도면의 주요부분에 대한 부호의 설명

11 : 유리기판

12a : 게이트 전극

12b : 게이트 패드

13 : 게이트 절연막

14 : 반도체막

15 : 오믹접촉막

16, 17 : 소스/드레인 전극

18 : 보호막

19a : 화소전극

19b : 패드접촉막

12c : 데이터 패드

## 【발명의 상세한 설명】

## 【발명의 목적】

## 【발명이 속하는 기술분야 및 그 분야의 종래기술】

<11> 본 발명은 디스플레이장치에 관한 것으로, 특히 액정표시장치의 제조방법에 관한

것이다.

- <12> 일반적으로 액정표시장치는 박막트랜지스터와 화소전극이 배열되는 하측 유리기판과, 색상을 나타내기 위한 칼라필터 및 공통전극이 구성되는 상측 유리기판과, 상기 상하 유리기판 사이에 채워지는 액정층으로 구성된다.
- <13> 액정표시장치는 기본적으로 액정이 봉입된 두 개의 유리기판 양단에 전압을 가하여 표시상태를 조절하는 소자로서, 유리기판의 표면에 빛을 차단하지 않는 도전물질이 있어야 한다. 이러한 필요에 의해 사용되는 것이 투명전극으로 유리 상하판에 스퍼터링(sputtering)에 의해 증착되는데 상판에 증착된 것을 공통전극, 하판에 증착된 것을 화소전극이라 부른다.
- <14> 액정표시용 투명전극은 산화주석인듐막(ITO : Indium Tin Oxide)막과 산화주석( $\text{SnO}_2$ )막 등이 있다. 이 중 ITO는 가장 우수한 도전성을 갖는 투명전극재료로, 화학적 안정성과 열적 안정성을 갖고 있으며, 전극 패턴 가공성이 좋기 때문에 세그먼트 표시, 도트매트릭스(dot matrix) 표시를 불문하고 많은 액정표시의 투명전극으로 사용된다. 산화주석막은 ITO막보다 물리적 강도, 화학적 안정성이 우수하지만 도전율이 ITO막보다 떨어지고, 포토리소그래피(photo lithograph) 법에 의한 전극 가공에 난점이 있기 때문에 저저항을 필요로 하는 미세 패턴의 투명전극으로서는 사용될 수 없다.
- <15> 통상, ITO 투명 도전막으로서 요구되는 성능은 첫째, 패턴 형성에서의 에칭(etching) 잔유물이 없을 것. 둘째, 미세한 패턴 형성이 가능할 것. 셋째, 기판, 포토레지스트(photo resist)와의 접착성이 양호할 것. 넷째, 저저항일 것. 다섯째, 높은 투과성을 가질 것. 여섯째, 저항치, 투과율, 에칭 속도의 면내 균일성이 높을 것. 일곱째, 막중에 먼지나 결함이 없을 것. 여덟째, 제조 원가가 낮을 것 등이 있다.

- <16> 이하, 첨부된 도면을 참조하여 종래기술에 따른 액정표시장치의 구조에 대해 설명하기로 한다.
- <17> 도 1은 종래기술에 따른 액정표시장치의 구조단면도이다.
- <18> 도 1에 도시된 바와 같이, TFT부와 패드(Pad)부를 나누어 설명하면 먼저, TFT에서는 유리기판(1) 위에 게이트전극(2a)이 형성되고, 이 게이트 전극을 덮도록 유리기판(1) 상에 게이트절연막(3)이 형성되어 있다. 또, 게이트 절연막(3) 위에는 반도체막(4)이 형성되며, 이 반도체막(4) 위로 오믹 접촉막(ohmic contact layer)(5)이 형성된다. 그리고, 오믹 접촉막 좌우로 각각 소스전극(6)과 드레인 전극(7)이 적층되어 있으며, 상기 요소가 형성되어 있는 기판위로 상기 드레인 전극(7)이 노출되도록 콘택홀을 갖는 보호막(8)이 증착되며 상기 콘택홀을 통해 드레인전극(7)과 전기적으로 연결되는 화소전극(9a)이 형성되어 있다. 패드부에서는 유리기판(1) 위에 게이트 패드(2b) 또는 데이터패드가 형성되는데, 참고적으로 도 1은 게이트 패드만을 도시한 것이다. 상기 게이트 패드부(2b)를 덮도록 유리기판 상에 게이트절연막(3)이 형성되어 있다. 또, 게이트 절연막 위로 게이트 패드(2b)가 노출되도록 콘택홀을 갖는 보호막(8)이 증착되며 상기 콘택홀을 통해 게이트 패드(2b)와 전기적으로 연결되는 패드접촉막(9b)이 형성되어 있다.
- <19> 도 1에 표시하는 종래 액정표시장치에 있어서, 게이트 절연막(3) 및 보호막(8)은 실리콘질화막으로 구성되며, 소스전극(6), 드레인전극(7), 게이트 전극(2a) 및 게이트 패드부(2b)는 구리(Cu), 티타늄(Ti) 같은 도전성 금속재료로 구성되며, 화소전극(9a) 및 패드접촉막(9b)은 ITO(Indium Tin Oxide) 등의 투명도전막으로 구성된다.
- <20> 상기와 같은 종래 액정표시장치는 다음과 같은 제조공정을 통해 구현된다.



- <21> 먼저, TFT부와 패드부로 정의된 유리기판(1) 위에 게이트전극물질, 예컨대 알루미늄, 크롬, 알루미늄 합금 등을 스퍼터링(Sputtering)법을 이용하여 전면에 걸쳐 증착하고, P/R(Photo-Resist) 코팅, 노광, 현상의 단계를 거치는 포토리소그래피법을 이용하여 TFT부에서는 게이트 전극(2a)을, 패드부에는 게이트 패드(2b)를 패터닝한다.
- <22> 다음, 상기 게이트전극(2a)을 포함한 유리기판 전면에 실리콘질화막( $\text{SiN}_x$ ), 실리콘산화막( $\text{SiO}_x$ ) 등을 PECVD(Plasma Enhanced Chemical Vapor Deposition)공정으로 증착하여 게이트 절연막(3)을 형성한다. 이후, 게이트전극(2a)이 형성된 부위에 상응하는 상기 게이트 절연막(3) 상에 반도체막(4) 및 오믹접촉막(5)을 적층한 후, 오믹 접촉막(5) 상에 소스 전극(6)과 드레인 전극(7)을 패터닝한다.
- <23> 이어, 소스전극(6) 및 드레인전극(7)을 포함한 기판 전면에 보호막(8)을 형성한 후, 상기 TFT부의 드레인전극(7)과 패드부의 게이트 패드(2b)가 노출되도록 보호막(8) 및 보호막/게이트 절연막을 선택적으로 제거하여 콘택홀을 형성한다.
- <24> 이후, 상기 콘택홀을 포함한 전면에 ITO를 스퍼터링법으로 증착한 후, 패터닝하여 TFT부에는 상기 드레인 전극(7)과 연결되는 화소전극(9a)을 형성하고 동시에 패드부에는 상기 게이트패드(2b)와 연결되는 패드접촉막(9b)을 형성하면 종래 기술에 따른 액정표시장치의 제조공정이 완료된다.

**【발명이 이루고자 하는 기술적 과제】**

- <25> 그러나 상기와 같은 종래 액정표시장치의 제조방법은 다음과 같은 문제점이 있었다.
- <26> 화소전극 및 패드접촉막의 재료가 다결정질 ITO(Indium Tin Oxide)이기 때문에 상

기 화소전극 및 패드접촉막을 패터닝에 따른 포토레지스트 박리공정시, 스트리퍼(stripper)가 다결정질 ITO(Indium Tin Oxide)의 결정입계(grain boundary)를 따라 확산, 침투하여 특히, 패드와 갈바닉(Galvanic) 현상을 일으켜 패드접촉막과 패드부의 계면에 미세공극을 형성함으로써 접촉불량(도 1의 도면부호 '10')을 야기시킨다.

<27> 이는 박막트랜지스터의 특성을 변화시킬 뿐만 아니라 생산수율의 저하를 야기하는 원인으로 작용한다.

<28> 본 발명은 이와 같은 문제점을 해결하기 위하여 안출한 것으로, 박막트랜지스터의 성능 및 생산수율을 향상시킬 수 있는 액정표시장치의 제조방법을 제공하는데 목적이 있다.

#### 【발명의 구성 및 작용】

<29> 상기 목적을 달성하기 위한 본 발명의 액정표시장치 제조방법은 박막트랜지스터의 드레인 전극, 게이트 및 데이터 패드와 연결되는 투명전도막을 포함하는 액정표시장치 제조에 있어서, 상기 투명전도막이 비정질 투명전도막으로 형성하는 것을 특징으로 한다

<30> 이하 도면을 참조하여 본 발명의 액정표시장치 제조방법을 상세히 설명한다.

<31> 도 2a 내지 2d는 본 발명에 따른 액정표시장치의 제조방법을 설명하기 위한 공정단면도로서, 게이트 패드를 중심으로 도시한 것이다.

<32> 도 2a에 도시된 바와 같이, TFT부와 패드부에 정의된 유리기판(11) 위에 Cu, Cu/Ti의 단일막 또는 Cu와 Cu/Ti가 차례로 적층된 적층막으로 구성된 게이트 배선용 물질을 스퍼터링 공정 등을 이용하여 증착한 후, 포토리소그래피 공정을 이용한 패터닝 공정으

로 TFT부에는 게이트 전극(12a)을 형성하고, 패드부에는 게이트패드(12b)를 형성한다.  
 이후, 게이트전극(12a) 및 게이트패드(12b)를 포함한 유리기판(11) 상에 실리콘산화막  
 또는 실리콘질화막으로 구성된 게이트 절연막(13)을 형성한다.

<33> 이어, 도 2b에 도시된 바와 같이, TFT부의 게이트 절연막(13) 상에 반도체막(14),  
 오믹접촉막(15) 및 소스/드레인 전극(16,17)을 차례로 형성하여 박막트랜지스터를 제조  
 한다.

<34> 도 2c에 도시된 바와 같이, 상기 소스/드레인 전극(16,17) 및 패드부의 게이트 절  
 연막(13)을 포함한 기판 전면에 보호막(18)을 형성한 후, 상기 보호막(18) 상에 포토레  
 지스트(도시하지 않음)을 도포하고, 노광 및 현상공정을 이용한 패터닝 공정을 통해 상  
 기 드레인 전극(17) 및 게이트 패드(12b)가 노출되도록 콘택홀(18a)을 형성한다.

<35> 도 2d에 도시된 바와 같이, 상기 콘택홀(18a)을 포함한 기판 전면에 투명도전막을  
 증착한 후, 패터닝하여 상기 드레인 전극(17)과 전기적으로 연결되는 화소전극(19a) 및  
 상기 게이트 패드(12b)와 전기적으로 연결되는 패드 접촉막(19b)을 형성하면, 본 발명  
 액정표시장치 제조공정이 완료된다.

<36> 이때, 상기 화소전극(19a) 및 패드 접촉막(19b)의 재질은 비정질 ITO(Indium Tin  
 Oxide) 또는 비정질 IZO(Indium Zinc Oxide), 비정질 ITZO(Indium Tin Zinc Oxide) 중  
 어느 하나이며 상기와 같은 비정질 투명전도막은 다결정질 투명전도막과 동일한 저항 및  
 투과도를 갖기 위하여 섭씨 150~350 범위에서 열처리를 한다.

<37> 한편, 도 3a 내지 3d는 데이터 패드를 중심으로 도시한 것이다.

<38> 도 3a에 도시된 바와 같이, TFT부와 패드부로 정의된 유리기판(11) 위에 Cu 또는

Cu/Ti 또는 Cu와 Cu/Ti가 차례로 적층된 적층막으로 구성된 게이트 배선용 물질을 스퍼터링 공정 등을 이용하여 증착한 후, 포토리소그래피 공정을 이용한 패터닝 공정으로 TFT부에 게이트 전극(12a)을 형성한다.

<39> 이후, 상기 게이트 전극(12a) 및 패드부를 포함한 유리기판(11) 전면에 실리콘산화막 또는 실리콘질화막으로 구성된 게이트 절연막(13)을 형성한다.

<40> 이어, 도 3b에 도시된 바와 같이, TFT부의 게이트절연막(13) 상에 반도체막(14), 오믹접촉막(15) 및 소스/드레인 전극(16,17)을 차례로 형성하여 박막트랜지스터를 제조하고, 패드부의 게이트 절연막(13) 상에는 데이터패드(12c)를 형성한다.

<41> 도 3c에 도시된 바와 같이, 상기 소스/드레인전극(16,17) 및 패드부의 데이터패드(12c)를 포함한 기판 전면에 보호막(18)을 형성한 후, 상기 보호막(18) 상에 포토레지스트(도시하지 않음)을 도포하고, 노광 및 현상공정을 이용한 패터닝 공정을 통해 상기 드레인전극(17) 및 데이터패드(12c)가 노출되도록 콘택홀(18a)을 형성한다.

<42> 도 3d에 도시된 바와 같이, 상기 콘택홀(18a)을 포함한 기판 전면에 투명도전막을 증착한 후, 패터닝하여 상기 드레인 전극(17)과 전기적으로 연결되는 화소전극(19a) 및 상기 데이터 패드(12c)와 전기적으로 연결되는 패드접촉막(19b)을 형성하면, 본 발명 액정표시장치 제조공정이 완료된다.

<43> 이때, 상기 화소전극(19a) 및 패드접촉막(19b)의 재질은 비정질 ITO(Indium Tin Oxide) 또는 비정질 IZO(Indium Zinc Oxide), 비정질 ITZO(Indium Tin Zinc Oxide) 중 어느 하나이다.

<44> 이상에서와 같이, 본 발명의 액정표시장치 제조방법은 화소전극 및 패드접촉막의

물질을 비정질 투명도전막 예컨대, 비정질 ITO막, 비정질 IZO막, 비정질 ITZO막 등을 사용하여 특히, 패드접촉막과 게이트 패드 및 데이터 패드간의 접촉불량을 개선시킨 것이다.

<45> 하지만, 본 발명에서와 같이 비정질 투명전도막을 사용하지 않고 종래의 액정표시장치에서 사용되는 다결정질 ITO막의 두께를 기존 사용두께보다 두꺼운 500Å~2000Å로 증착한 투명전도막으로 구성하는 것도 가능하다.

#### 【발명의 효과】

<46> 이상 설명한 바와 같이, 본 발명 액정표시장치의 제조방법은 다음과 같은 효과가 있다.

<47> 화소전극 및 패드접촉막을 비정질 투명도전막으로 사용함에 따라 포토레지스트를 제거공정에 따른 스트리퍼(stripper)가 비정질 투명도전막으로 확산, 침투되지 못하므로 투명도전막과 게이트 패드 및 데이터 패드와의 계면특성을 향상시켜 두 층간의 접촉불량을 방지할 수 있다.

<48> 따라서, 박막트랜지스터의 성능 향상 및 생산수율을 높일 수 있다.

**【특허청구범위】****【청구항 1】**

박막트랜지스터의 드레인 전극과 게이트 및 데이터패드와 연결된 투명도전막을 포함하는 액정표시장치의 제조에 있어서,

상기 투명도전막이 비정질 투명전도막으로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법

**【청구항 2】**

제 1항에 있어서, 상기 비정질 투명전도막은  $H_2O$  첨가-ITO로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법

**【청구항 3】**

제 1항에 있어서, 상기 비정질 투명전도막은  $H_2$  첨가-ITO로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법

**【청구항 4】**

제 1항에 있어서, 상기 비정질 투명전도막은 상온성막 ITO로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법

**【청구항 5】**

제 1항에 있어서, 상기 비정질 투명전도막은 비정질 IZO, 비정질 ITZO 중 어느 하나로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법

**【청구항 6】**

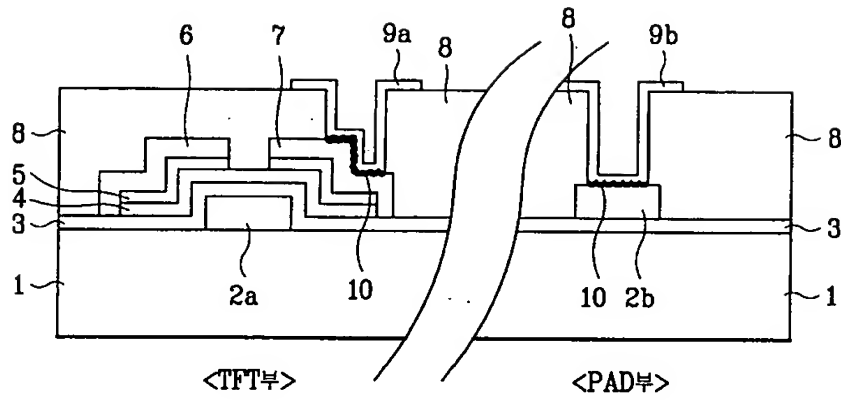
제 1 항에 있어서, 상기 비정질 투명전도막은 섭씨 150~350도 범위에서 열처리하는 공정을 더 포함하여 이루어지는 것을 특징으로 하는 액정표시장치의 제조방법.

**【청구항 7】**

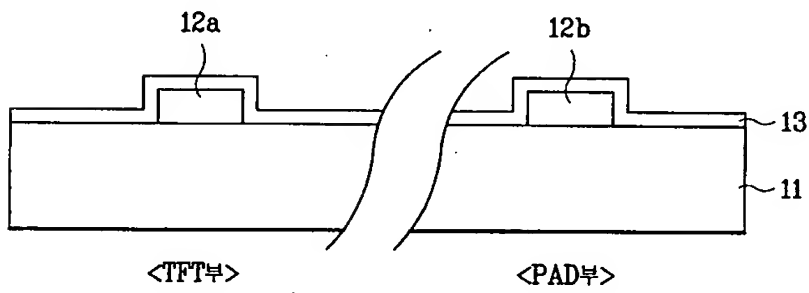
박막트랜지스터의 드레인 전극과 게이트 및 데이터패드와 연결된 도전성 물질을 포함하는 액정표시장치의 제조에 있어서,  
상기 투명도전막의 물질을 두께가 500Å~2000Å인 다결정질 IT0로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법

【도면】

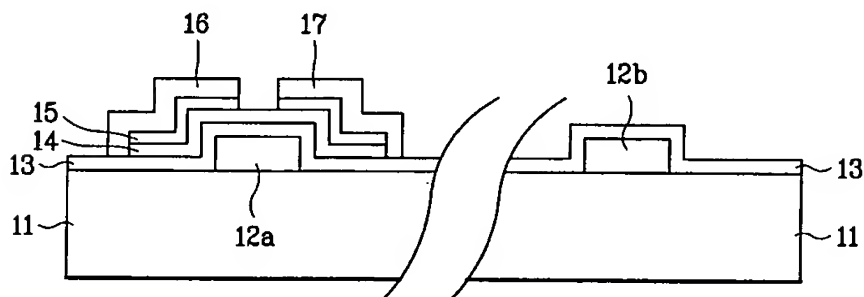
【도 1】



【도 2a】

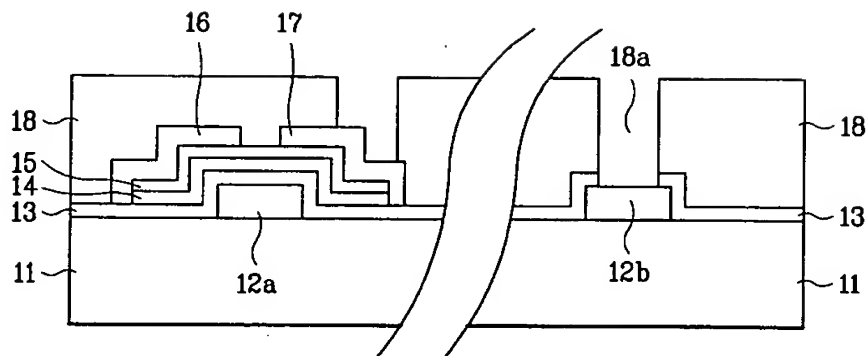


【도 2b】

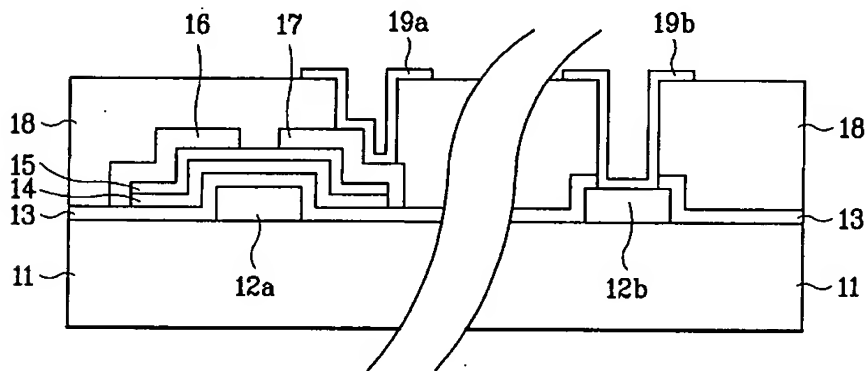




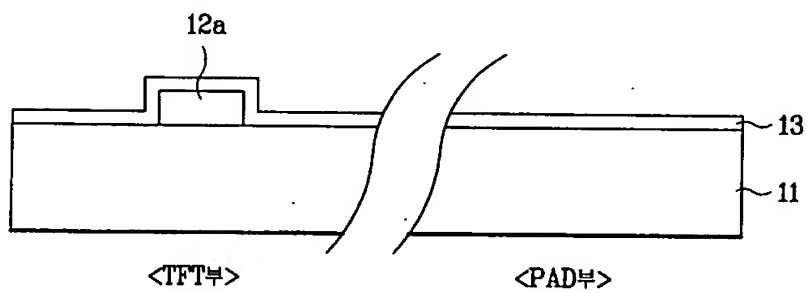
【도 2c】



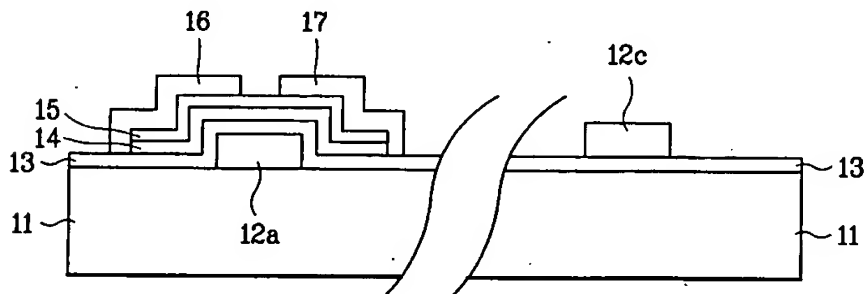
【도 2d】



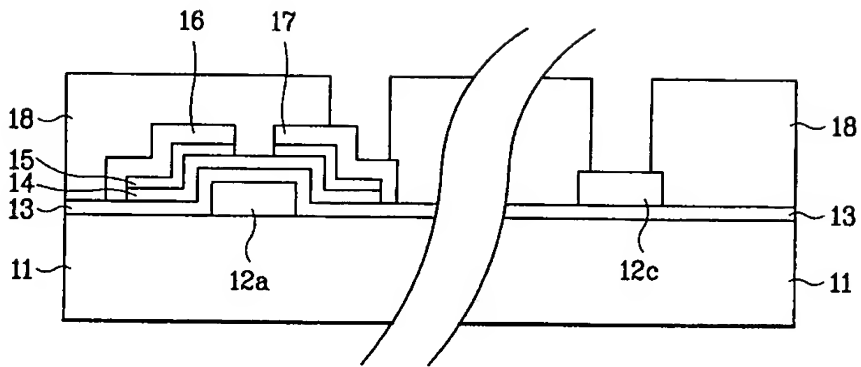
【도 3a】



【도 3b】



【도 3c】



【도 3d】

